

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-018199

(43)Date of publication of application : 17.01.1997

(51)Int.Cl.

H05K 13/04

G06F 17/60

G06F 17/50

(21)Application number : 07-165193

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 30.06.1995

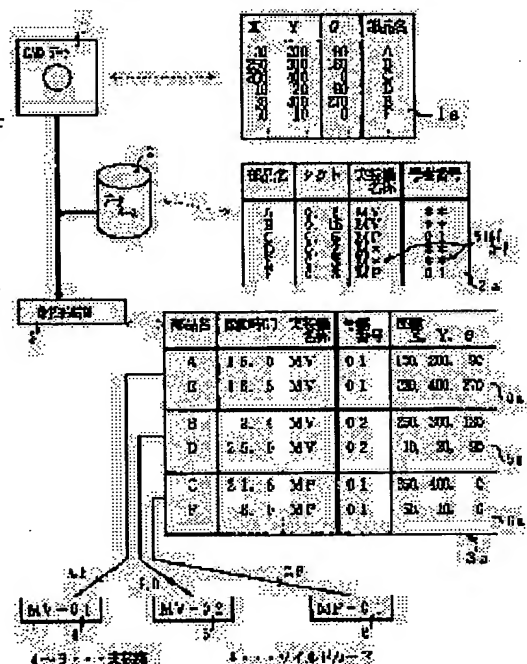
(72)Inventor : NAKAMURA NOBUYUKI  
MAENISHI YASUHIRO

## (54) METHOD FOR GENERATING ELECTRONIC COMPONENT MOUNTING DATA

## (57)Abstract:

PURPOSE: To obtain a method for generating an electronic component mounting data which can operate a mounting line efficiently while exhibiting the capacity of mounter fully regardless of the mounting speed of mounter or the number of electronic components.

CONSTITUTION: Names of a plurality of mounters 4-6 arranged on a line for mounting electronic component onto an objective printed board are stored in the form of wild card character train. With reference to an operating time determined based on the number of electronic components and the mounting tact time thereof, each electronic component is assigned to available mounters such that the operating time of each mounter 4-6 is substantially equalized thus determining the name of mounter in the form of wild card.



## LEGAL STATUS

[Date of request for examination] 12.01.2001

[Date of sending the examiner's decision of rejection] 21.12.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2005-01230

[Date of requesting appeal against examiner's] 20.01.2005

**THIS PAGE BLANK (USPTO,**

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO,**

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-18199

(43)公開日 平成9年(1997)1月17日

(51)Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 5 K 13/04

H 0 5 K 13/04

Z

G 0 6 F 17/60

G 0 6 F 15/21

R

17/50

15/60

6 3 6 N

審査請求 未請求 請求項の数3 O L (全 8 頁)

(21)出願番号

特願平7-165193

(22)出願日

平成7年(1995)6月30日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 中村 信之

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 前西 康宏

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

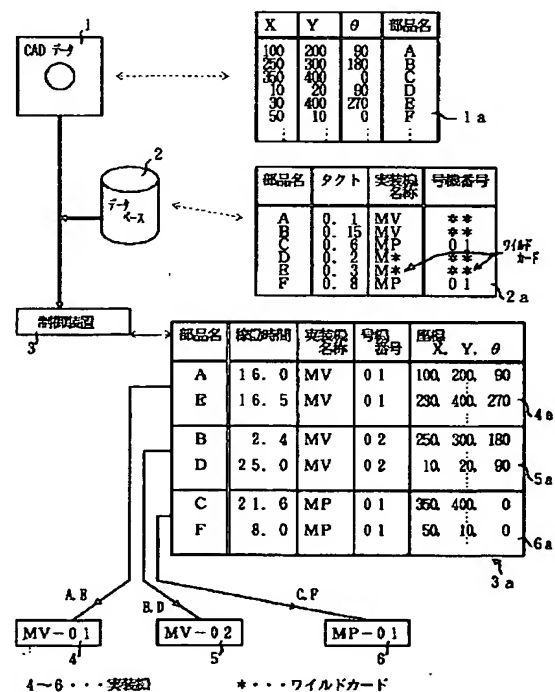
(74)代理人 弁理士 石原 勝

(54)【発明の名称】 電子部品の実装データ作成方法

(57)【要約】

【目的】 実装機の実装速度や電子部品の個数などの偏りに左右されことなく、実装機的能力を生かして効率よく実装ラインを稼働させることのできる電子部品の実装データ作成方法を提供する。

【構成】 対象となるプリント基板へ電子部品を実装する実装ラインに配設された複数の実装機4～6に付けられた各実装機の名称がワイルドカード化\*した文字列の記述形式で保存され、電子部品の個数とその実装タクト時間で算出される稼働時間を基準に各実装機4～6の稼働時間が略均一となるように電子部品毎に各電子部品が実装可能な実装機に割当られて、上記ワイルドカード化\*された実装機の名称を確定することを特徴とする。



**【特許請求の範囲】**

**【請求項1】** 対象となるプリント基板へ電子部品を実装する実装ラインに配設された複数の実装機に付けられた各実装機の名称がワイルドカード化した文字列の記述形式で保存され、

電子部品の個数とその実装タクト時間で算出される稼働時間を基準に各実装機の稼働時間が略均一となるように電子部品毎に各電子部品が実装可能な実装機に割り当てられ、上記ワイルドカード化された実装機の名称を確定することを特徴とする電子部品の実装データ作成方法。

**【請求項2】** 電子部品の実装機への割当てが、割当て可能な実装機の中で最も稼働時間が少ない実装機へ優先して割当てられる請求項1記載の電子部品の実装データ作成方法。

**【請求項3】** 電子部品毎に実装機に割当てられた電子部品を各実装機の稼働時間合計差が最小となるように分割して、再度振分け直し最適化する請求項1または2記載の電子部品の実装データ作成方法。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】**本発明は、複数の実装機が配設された実装ラインで、対象となるプリント基板に実装する電子部品を、各実装機に割当てる実装データを作成する方法に関するものである。

**【0002】**

**【従来の技術】**従来、複数の実装機に電子部品を割当てる実装データは、対象とするプリント基板のCADデータから作成されている。

**【0003】**以下に電子部品を実装するプリント基板のCADデータから、図6～図7に示す各実装機の実装データを作成する方法を説明する。

**【0004】**対象とするプリント基板のCADデータはFD（フロッピーディスク）1に納められ、FD1には各電子部品の部品名や座標（X、Y、 $\theta$ ）などの部品座標データ1aが格納されている。

**【0005】**データベース2には上記部品名に1対1で対応する実装機名称や号機番号で構成された実装ラインのライン構成データ2aが保存されている。

**【0006】**図6の4～6は各実装機で構成される実装ラインを示している。ここで実装機4、5は特定形状の部品を高速で実装する高速実装機、一方実装機6は異形の部品であっても実装可能に構成された多機能実装機である。

**【0007】**この実装ラインを制御する制御装置3は、図7に示すフローで実装データ3aを作成している。

**【0008】**ステップ1では、FD1から対象とするプリント基板上に実装する各電子部品の部品名称とその座標（X、Y、 $\theta$ ）で構成される部品座標データ1aが読出される。

**【0009】**次に読出された部品名称毎に、その部品を

実装する実装機名称及び号機番号などが予め登録されているライン構成を示すデータベース2のライン構成データ2aから参照される（ステップ2）。

**【0010】**制御装置3は、上記部品座標データ1aとライン構成データ2aとを組合せて各部品名称毎に集計された実装データ3aを作成する（ステップ3）。そしてステップ4において、各実装機4～6に各実装データ4a、5a、6aが振り分けられる。

**【0011】**以上のように求められた実装データは各実装機4～6に各々伝達されて、実装ラインは電子部品をプリント基板上へ実装している。

**【0012】**

**【発明が解決しようとする課題】**上記従来の実装データの作成方法においては、データベース2へ登録された電子部品の部品名称と実装機名称及び号機番号とが1対1の固定された関係で対応するもので、電子部品に偏りがあり特定の実装機に多くの電子部品が依存するプリント基板においては、他の実装機の能力を生かせず、かつ実装ラインの各実装機を均等に稼働させることができず、稼働効率を向上させるためにはデータベース2のデータをプリント基板の段取り替毎に修正を施さねばならないという問題があった。

**【0013】**さらに、特定の実装機の実装作業が他の実装機の実装作業に比較して極端に多い場合、プリント基板のトータル実装時間を要すると共に他の実装機にムダな時間を発生させてしまい、生産効率を阻害する要因となっていた。そこで、各実装機が電子部品の偏りに左右されることなく、効率よく実装ラインを稼働させる実装データの作成方法が望まれていた。

**【0014】**本発明は上記問題点を解決し、実装機の実装速度や電子部品の個数などの偏りに左右されることなく、実装機の能力を生かして効率よく実装ラインを稼働させることのできる電子部品の実装データ作成方法を提供することを目的とする。

**【0015】**

**【課題を解決するための手段】**本発明の電子部品の実装データ作成方法は、上記従来例の問題点を解決するため、対象となるプリント基板へ電子部品を実装する実装ラインに配設された複数の実装機に付けられた各実装機の名称がワイルドカード化した文字列の記述形式で保存され、電子部品の個数とその実装タクト時間で算出される稼働時間を基準に各実装機の稼働時間が略均一となるように電子部品毎に各電子部品が実装可能な実装機に割り当てられ、上記ワイルドカード化された実装機の名称を確定することを特徴とする。

**【0016】**また、電子部品の実装機への割当てが、割当て可能な実装機の中で最も稼働時間が少ない実装機へ優先して割当てられ、更に実装機に割当てられた電子部品を各実装機の稼働時間合計差が最小となるように分割して、再度振分け直し最適化することが好適である。

## 【0017】

【作用】本発明は上記構成によって、次のような作用を営むことができる。すなわち、実装機に付けられた名称がワイルドカード化した文字列の記述形式で保存され、電子部品の個数とその実装タクト時間で算出される稼働時間を基準に各実装機の稼働時間が略均一となるように電子部品毎に各電子部品が実装可能な実装機に割当てられることにより、電子部品の個数や実装タクト時間に偏りのあるプリント基板であっても、ワイルドカード化した実装機の名称は実装機の名称が明確とならない記述であるため、部品名と実装機名とが1対1の固定された関係にならず、各実装機の稼働時間が部品毎に略均一となるように、プリント基板に応じてその名称を確定させることができる。

【0018】また、電子部品の実装機への割当てが、割当て可能な実装機の中で最も稼働時間が少ない実装機へ優先して割当てられるものであれば、稼働時間の少ない実装機に優先して電子部品が割当てられることから各実装機間に極端な稼働時間差が生じず、効率よく実装ラインを稼働させる実装データを作成することができる。

【0019】さらに、実装機に割当てられた電子部品を各実装機の稼働時間合計差が最小となるように分割して、再度振分け直し最適化すれば、一旦電子部品毎に実装機に割当てられた後で、再度稼働時間を要する実装機に割当てられた電子部品を分割して、稼働時間合計差が少なくなるように振分け直されるため、各実装機はムダなく稼働し、生産効率をより向上させることができる。

## 【0020】

【実施例】以下本発明の実施例について、図面を参照しながら詳細に説明する。図1～図4は本発明の電子部品の実装データ作成方法を示す第1実施例である。

【0021】図1は本発明を3台の実装機で電子部品をプリント基板へ実装する実装ラインに適用したものである。CADデータが入力されたFD1には、対象とするプリント基板の部品名及びその座標(X、Y、θ)の部品座標データ1aが格納され、データベース2には上記部品名に対応するワイルドカード化された実装機名及び号機番号、または各タクト時間などの実装ラインのライン構成データ2aが保存されている。制御装置3は上記FD1の部品座標データ1aとデータベース2のワイルドカード化されたライン構成データ2aから実装データ3aを作成している。一方実装ラインには3台の実装機(MV-01、MV-02、MP-01)4～6が設けられていて、実装機4～6は制御装置3から伝送される各実装機の実装データ4a、5a、6aに従って電子部品を実装している。

【0022】ここで、実装機(MV-01、MV-02)4、5は特定形状の電子部品を高速で実装する高速実装機であり、実装機(MP-01)6は異形の部品であっても実装可能に構成された低速の多機能実装機であ

る。また、実装機4、5は実装機名称を”MV”、号機番号を各々01、02に割付けられて、部品名称A、B、D、Eが実装可能に構成されている。また、実装機6は実装機名称を”MP”、号機番号01に割付けられて、上記部品名称D、EとC、Fの部品が実装可能に構成されている。

【0023】以上のように構成された実装ラインにおいて、電子部品の実装データの作成方法を図3に示すフローを参照しながら説明する。

【0024】まず、CADデータが入力されたFD1から各電子部品の部品座標データ1aが読出される(ステップ1)。続いて読出された部品毎に、その部品の実装が可能な図1の\*で示すワイルドカード化された実装機名称及び号機番号、タクト時間データなどが、予め登録されている実装ラインの構成を示すデータベース2のライン構成データ2aから参照される(ステップ2)。制御装置3は上記部品座標データ1aとライン構成データ2aとの組合せにおいて、ワイルドカード\*で示される実装機名称及び号機番号を明確にするためにラインバランス処理を施こして、各実装機に略均一となるように電子部品を割当てている(ステップ3)。

【0025】図4はラインバランス処理を示すフローチャートである。まず制御装置3はライン構成データ2aより1つ(特定)の実装機でしか実装できない部品名を検索し、その部品データをその実装機に割当てる(ステップ11)。図2で示すグラフにおいて部品C、FはMP-01の実装機6に割当てられ、そのタクト時間と個数から実装機6の稼働時間29.6secを算出している。

【0026】次に2つの実装機でしか実装できない電子部品が検索される(ステップ12)。

【0027】図1に示すライン構成データ2aの中で実装機名称”MV”、号機番号”\*”で表わされる部品名A、Bが実装機4(MV-01)または実装機5(MV-02)の2台の実装機のいずれかで実装される部品である。部品A、Bは実装機4、5において稼働時間の少ない方の実装機へ順次割当てられる(ステップ13)。今、部品Aは実装機4、5共に稼働時間”0”であるため実装機4に割当てられ、続いて、部品Bは稼働時間の少ない実装機5に割当てられる。ここで稼働時間とは(部品個数×タクト時間)で算出される時間を示す。

【0028】続いて、3つの実装機全てで実装可能な部品が検索される(ステップ14)。図1に示すライン構成データ2aの中で実装機名称”M\*”、号機番号”\*”で表わされる部品D、Eが全ての実装機4～6において実装可能な部品である。部品D、Eは実装機4～6において、稼働時間の最も少ない実装機へ順次割当てられる(ステップ15)。図2(a)において斜線部が上記手順で既に割当て完了済の部品である。そこで部品D

は実装機4～6の中で最も稼働時間の合計が少ない実装機5(MV-02)に割当てられ、部品Eは部品Dの割当て後に最も稼働時間の合計が少ない実装機4(MV-01)に割当てられる。

【0029】なお多数の実装機が配設された実装ラインにおいても上記同様にステップ16～ステップ17の割当がおこなわれる。

【0030】以上のようにワイルドカード化された実装機へ部品の割当がおこなわれ、図2(a)に示す実装機4(MV-01)は部品A(16.0sec)+部品E(16.5sec)=32.5sec、実装機5(MV-02)は部品B(2.4sec)+部品D(25.0sec)=27.4sec、実装機6(MV-01)は部品C(21.6sec)+部品F(8.0sec)=29.6secの稼働時間となり、ラインバランス処理によりほぼ均等な稼働時間で各実装機が稼働することになる。

【0031】図3に示すステップ4では上記ラインバランス処理が施こされて、ワイルドカード\*で示される未定義であった実装機名称及び号機番号を確定し、図1の4a、5a、6aで示す各実装機別の実装データに振り分けられる(ステップ15)。

【0032】以上のように上記実施例によれば、実装機の名称をワイルドカード化されたデータとしてデータベースに保存しておいて、各電子部品の数やタクト時間で決まる稼働時間から未定義実装機の名称を確定することで、実装機の性能や部品点数の偏りに左右されことなく、効率よく実装ラインを動作させる実装データを作成することができる。

【0033】次に本発明の第2実施例を図5を参照しながら説明する。

【0034】第2実施例は第1実施例の結果を受けて、更に均等に電子部品を割当てる点に特徴がある。すなわち第2実施例は第1実施例で求めた図1に示すラインバランス処理に加えて、更に図5に示すフローで最適化を施している。

【0035】したがってその他の構成は第1実施例と同様であり詳細な説明は省略する。

【0036】そこで、ステップ21は第1実施例で示したラインバランス処理が施されている。図2(a)はラインバランス処理後の各実装機の稼働時間のグラフを示している。

【0037】最適化処理は以下のステップ22～ステップ28において、稼働率がより好適な関係になるようにおこなわれる。

【0038】まず、実装機の中で稼働時間が最も多い実装機が選択される(ステップ22)。この実装機の中で他の実装機へ振分けることが可能な部品の選択がおこなわれる(ステップ23)。

【0039】ステップ24では振分け可能か否かが判定

され、例えば特定の実装機のみで実装可能な部品ばかりが割当てられている場合は本フローを抜ける。一方、振分け可能な部品を有する場合はステップ25へ進む。ステップ25では振分け可能な実装機の中で最も稼働時間が少ない実装機の稼働時間と上記稼働時間が最も多い実装機の稼働時間との差分が計算される。

【0040】図2(b)においては、実装機4(MV-01)と実装機5(MV-02)との差が図のXで示す差分を生じている。部品Eは実装機5においても実装可能であり、その差分Xが或値以上か否かが判定される(ステップ26)。設定値内であれば本フローを抜け最適化は終了する。一方設定値以上であればステップ27で(差分/2)が求められ、それに見合う部品数だけ他の実装機に振分けられる(ステップ28)。図2(b)においては実装機4の部品Eが、実装機4と実装機5の稼働時間差(32.5-27.4)の1/2の稼働時間(2.55sec)に相当する部品数(8個×0.3sec=2.4sec)だけ振分けられている。

【0041】この最適化処理は、ステップ24またはステップ26で示すこれ以上の最適化ができない状態までステップ22へ戻って繰返しおこなわれる。

【0042】図2(b)に示すグラフは、斜線部に最適化処理が施こされて、図2(a)に示すラインバランス処理後の各実装機の稼働時間を更に均等に最適化している。以上のように上記第2実施例によれば、実装ラインに配された各実装機は最適化処理が施されてムダなく稼働し、効率よく実装ラインを動作させて生産効率をより向上させることができる。

【0043】なお、本実施例においては3台の実装機による実装ラインを例に説明したが、実装機の数4、5、・・・、N台で構成される実装ラインにおいても上記同様の効果を得ることができる。また、電子部品の種類もA～Fの6種で説明したが、6種に限定するものではない。また、第1実施例においてワイルドカード\*を実装機と号機番号部へ適用する例を示したが、実装機のみで表わすように構成しても良い。さらにワイルドカードは、任意の文字列を表す"\*"記号で表わす例を示したが、任意の1文字を曖昧な指定で示す"?"であっても良い。すなわち本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づき種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【0044】

【発明の効果】本発明によれば、実装機の名称をワイルドカード化されたデータとしてデータベースに保存しておいて、各電子部品の数やタクト時間で決まる稼働時間から未定義実装機の名称を確定することで、実装機の実装速度や電子部品の個数などの偏りに左右されことなく、実装機的能力を生かして効率よく実装ラインを稼働させることのできる電子部品の実装データ作成方法を提供することができる。



【図面の簡単な説明】

【図1】本発明の実施例を示す構成図。

【図2】稼動時間を示すものであって、(a)、(b)はグラフ。

【図3】第1実施例を示すフローチャート。

【図4】そのラインバランス処理を示すフローチャート。

【図5】第2実施例の最適化処理を示すフローチャート。

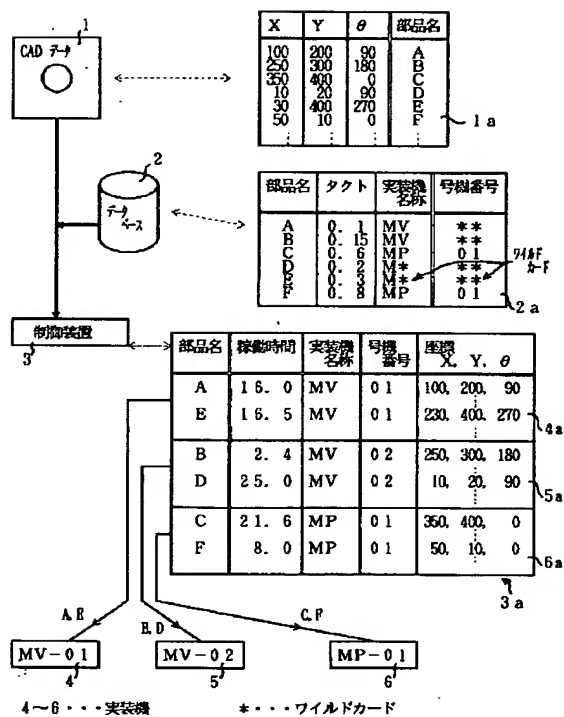
【図6】従来例の構成図。

【図7】そのフローチャート。

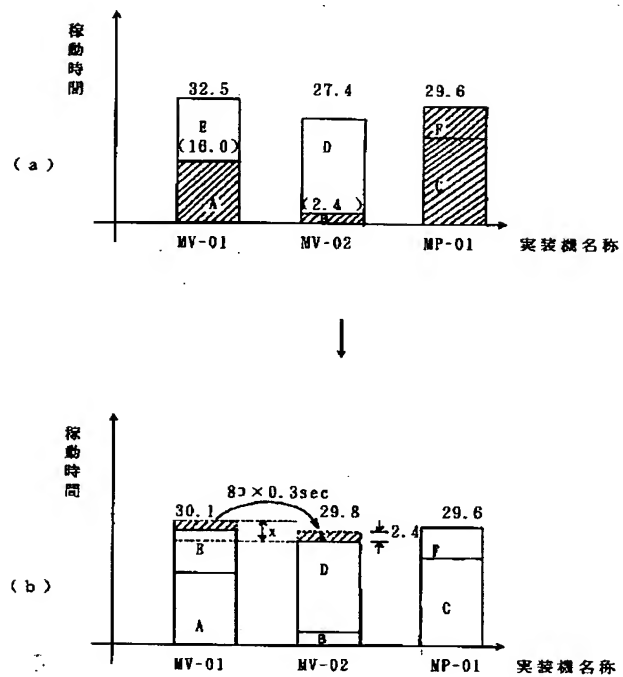
【符号の説明】

- 1 FD
- 1 a 部品座標データ
- 2 データベース
- 2 a ライン構成データ
- 3 制御装置
- 3 a 実装データ
- 4～6 実装機
- \* ワイルドカード

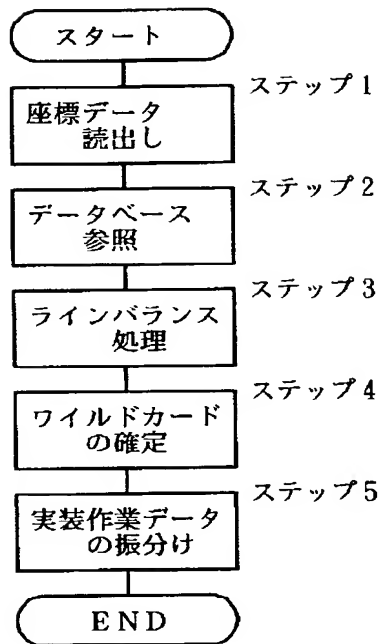
【図1】



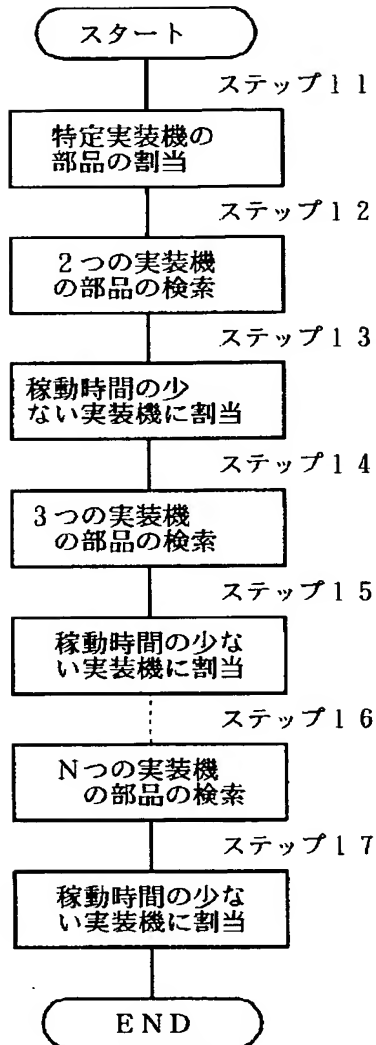
【図2】



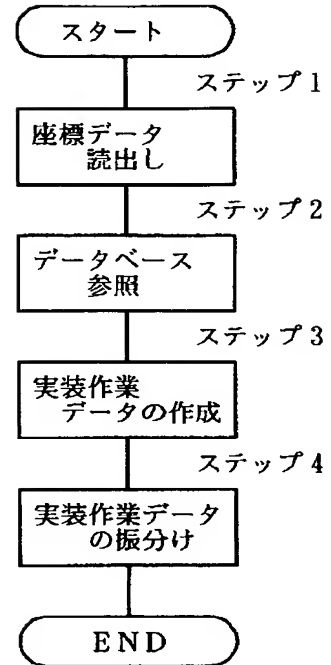
【図3】



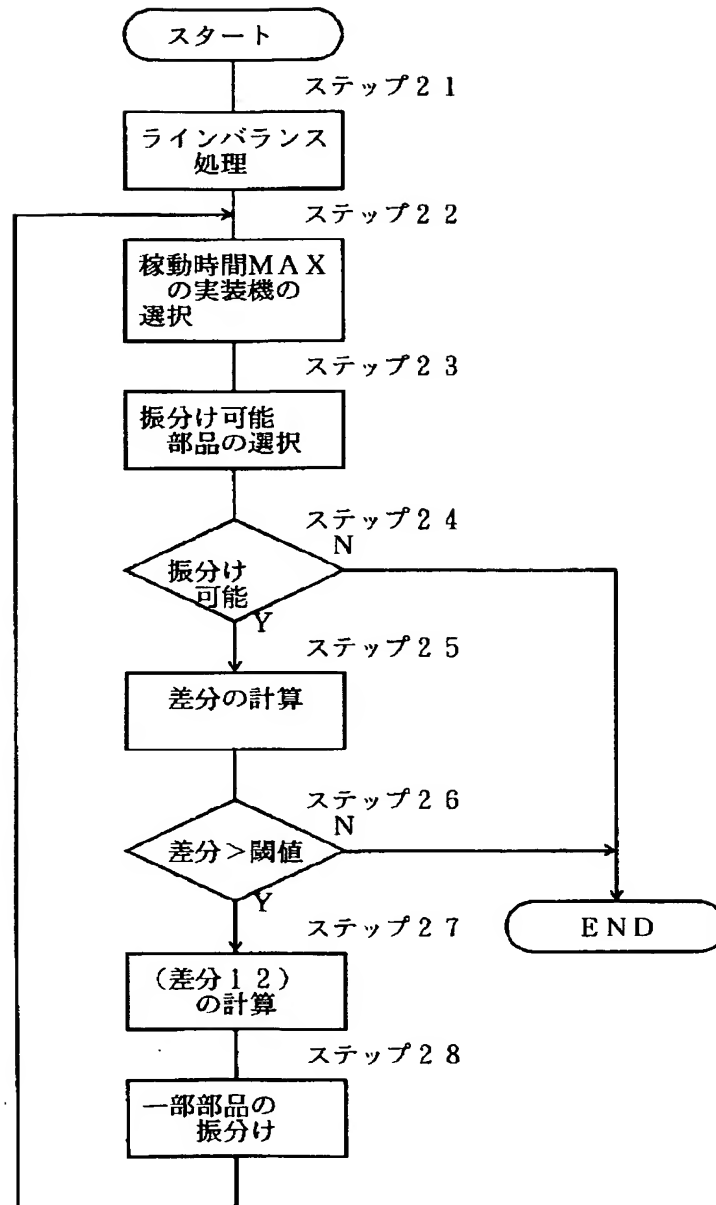
【図4】



【図7】



【図5】



【図6】

